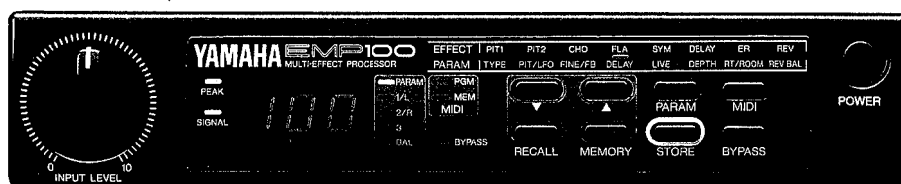


MULTI-EFFECT PROCESSOR

EMP100

SERVICE MANUAL



EMP100

■ CONTENTS (目次)

SPECIFICATIONS (総合仕様)	2/3
PANEL LAYOUT (パネルレイアウト)	4
CIRCUIT BOARD LAYOUT (ユニットレイアウト)	5
BLOCK DIAGRAM (ブロックダイアグラム)	6
DIMENSIONS (寸法図)	6
DISASSEMBLY PROCEDURE (分解手順)	7
LSI PIN DESCRIPTION (LSI端子機能表)	9
IC BLOCK DIAGRAM (ICブロック図)	11
CIRCUIT BOARDS (シート基板図)	12
TEST PROGRAM (テストプログラム)	14
CHECKS & ADJUSTMENTS (検査と調整)	16
ERROR MESSAGES (エラーメッセージ)	18
MIDI DATA FORMAT (MIDIデータフォーマット)	19
MIDI IMPLEMENTATION CHART	20
PARTS LIST	

IMPORTANT NOTICE

This manual has been provided for the use of authorized Yamaha Retailers and their service personnel. It has been assumed that basic service procedures inherent to the industry, and more specifically Yamaha Products, are already known and understood by the users, and have therefore not been restated.

WARNING: Failure to follow appropriate service and safety procedures when servicing this product may result in personal injury, destruction of expensive components and failure of the product to perform as specified. For these reasons, we advise all Yamaha product owners that all service required should be performed by an authorized Yamaha Retailer or the appointed service representative.

IMPORTANT: The presentation or sale of this manual to any individual or firm does not constitute authorization, certification, recognition of any applicable technical capabilities, or establish a principle-agent relationship of any form.

The data provided is believed to be accurate and applicable to the unit(s) indicated on the cover. The research, engineering, and service departments of Yamaha are continually striving to improve Yamaha products. Modifications are, therefore, inevitable and changes in specification are subject to change without notice or obligation to retrofit. Should any discrepancy appear to exist, please contact the distributor's Service Division.

WARNING: Static discharges can destroy expensive components. Discharge any static electricity your body may have accumulated by grounding yourself to the ground buss in the unit (heavy gauge black wires connect to this buss).

IMPORTANT: Turn the unit OFF during disassembly and parts replacement. Recheck all work before you apply power to the unit.

This product uses a lithium battery for memory back-up.

WARNING: Lithium batteries are dangerous because they can be exploded by improper handling. Observe the following precautions when handling or replacing lithium batteries.

- Leave lithium battery replacement to qualified service personnel.
- Always replace with batteries of the same type.
- When installing on the PC board, solder using the connection terminals provided on the battery cells. Never solder directly to the cells. Perform the soldering as quickly as possible.
- Never reverse the battery polarities when installing.
- Do not short the batteries.
- Do not attempt to recharge these batteries.
- Do not disassemble the batteries.
- Never heat batteries or throw them into fire.

ADVARSEL!

Lithiumbatteri. Eksplosionsfare.

Udskiftning må kun foretages af en sagkyndig, og som beskrevet i servicemanualen.

WARNING: CHEMICAL CONTENT NOTICE!

The solder used in the production of this product contains LEAD. In addition, other electrical/electronic and/or plastic (where applicable) components may also contain traces of chemicals found by the California Health and Welfare Agency (and possibly other entities) to cause cancer and/or birth defects or other reproductive harm.

DO NOT PLACE SOLDER, ELECTRICAL/ELECTRONIC OR PLASTIC COMPONENTS IN YOUR MOUTH FOR ANY REASON WHAT SO EVER!

Avoid prolonged, unprotected contact between solder and your skin! When soldering, do not inhale solder fumes or expose eyes to solder/flux vapor!

If you come in contact with solder or components located inside the enclosure of this product, wash your hands before handling food.

■ SPECIFICATIONS

● ANALOG CIRCUITRY

Frequency Response: 20 Hz — 20 kHz.
Dynamic Range: Better than 85 dB, effect OFF.
Total Harmonic Distortion: Less than 0.1%
 @ 1 kHz, maximum level.

● INPUTS

Channels: Mono (1).
Type: Unbalanced.
Impedance: Greater than 500 kΩ.
Connector: Rear-panel phone jack.

● OUTPUTS

Channels: Stereo (2).
Type: Unbalanced
Nominal Level: -20/-10 dB, switchable.
Impedance: 1 kΩ.
Connectors: Rear-panel phone jacks.

● DIGITAL CIRCUITRY

A/D Converter: 16-bit quantization.
D/A Converter: 2-channel 16-bit quantization.
Sampling Frequency: 44.1 kHz.

● MEMORY & EFFECTS

Memory:

ROM (PRESET) area: 1 — 100
 RAM (USER) area: 101 — 150

Basic Effects:

STEREO PITCH
 TRIPLE PITCH
 CHORUS
 FLANGE
 SYMPHONIC
 DELAY
 ER
 REVERB
 STEREO PITCH + REVERB
 STEREO PITCH → REVERB
 SYMPHONIC + REVERB
 DELAY + REVERB
 DELAY → ER
 CHORUS → DELAY

● CONTROLS, DISPLAYS & CONNECTORS

Controls:

INPUT LEVEL control.
 ▲ and ▼ (increment/decrement) keys.
 RECALL key.
 MEMORY key.
 PARAM key.
 MIDI key.
 BYPASS key.
 STORE key.

Displays:

SIGNAL and PEAK indicators.
 7-segment 3-digit memory number LED.
 Parameter indicators x 5.
 MIDI PGM and MEM indicators.
 EFFECT/PARAM indicators x 7.
 BYPASS indicator.

Connectors:

INPUT
 OUTPUT R & L with -20/-10dB switch.
 BYPASS.
 TAP TEMPO.
 MIDI IN.
 DC 12V IN.

● GENERAL

Power Supply:

U.S. & Canada: PA-1207 AC Adaptor
 (120 V AC, 60 Hz).
 General Model: PA-1210 AC Adaptor
 (220/240 V AC, 50/60 Hz).

Dimensions (W x H x D): 220 x 45 x 232.7 mm.
 (8-11/16" x 1-3/4" x 9-3/16")

Weight: 1.25 kg. (2 lbs 12 oz)

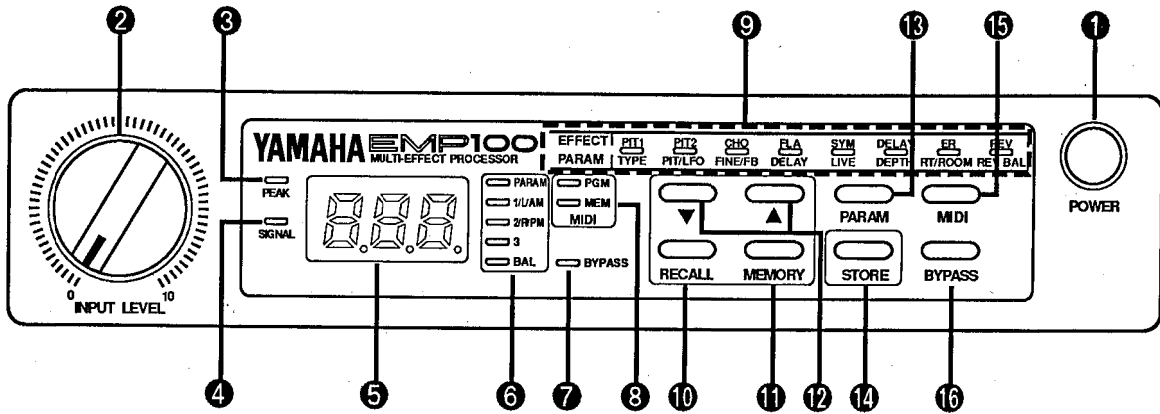
■総合仕様

電氣的性能		ディスプレイ	
周波数特性	20Hz~20kHz	3桁7セグメントLED	パラメーター/メモリーナンバー
S/N比	85dB (@EFFECT OFF)	2素子LED	レベルメーター
高調波歪率(T.H.D.)	0.1% (@1kHz, Max Level)	5素子LED	パラメーター
		2素子LED	MIDI PGM/MEM
		1素子LED	バイパス
		8素子LED	エフェクトモード/パラメーター
入力		リアパネル	
チャンネル数	1ch (モノラル入力)	コネクター	INPUT(フォーンジャック) OUTPUT×2 (フォーンジャック×2) MIDI IN (5P DIN) TAP TEMPO F.SW. (フォーンジャック) BYPASS F.SW. (フォーンジャック) DC INPUT (+12V) OUTPUT LEVEL SW. (-20dB/-10dB)
規定入力レベル	-20dBm		
入力インピーダンス	500kΩ以上		
コネクター	フォーンジャック	スイッチ	
出力		電源	DC12V (PA-1207を使用)
チャンネル数	2ch (ステレオ出力)		
規定出力レベル	-20/-10dBm	寸法 (W×H×D)	220mm×45mm×232.7mm
出力インピーダンス	1kΩ		
コネクター	フォーンジャック	重量	1.25kg
AD/DAコンバーター			
サンプリング周波数	44.1kHz		
量子化ビット数	16bit		
メモリー			
プリセットプログラム	100 (メモリーNo.1~100)		
ユーザーズプログラム	50 (メモリーNo.101~150)		
MIDI			
プログラムチェンジ	メモリーセレクト		
フロントパネル			
スイッチ	POWER		
コントロール	INPUT LEVEL		
キー	▼, ▲, RECALL, MEMORY, PARAM, STORE, MIDI, BYPASS		

※ 0dB=0.775V_{r.m.s.}

■ PANEL LAYOUT (パネルレイアウト)

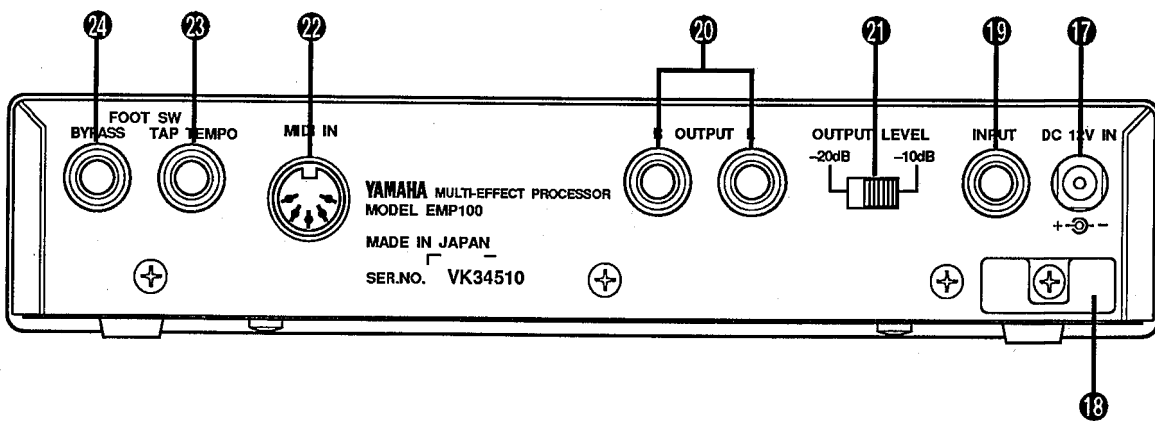
● Front Panel (フロントパネル)



- | | |
|-----------------------------------|--|
| ① [POWER] Switch | ⑨ [EFFECT/PARAM] Indicators |
| ② [INPUT LEVEL] Control | ⑩ [RECALL] Key |
| ③ [PEAK] Indicator | ⑪ [MEMORY] Mode Key |
| ④ [SIGNAL] Indicator | ⑫ Increment/Decrement ([▲] and [▼]) Keys |
| ⑤ Numeric Display | ⑬ [PARAM] Mode Key |
| ⑥ Parameter Type Indicators | ⑭ [STORE] Key |
| ⑦ [BYPASS] Indicator | ⑮ [MIDI] Mode Key |
| ⑧ MIDI [PGM] and [MEM] Indicators | ⑯ [BYPASS] Key |

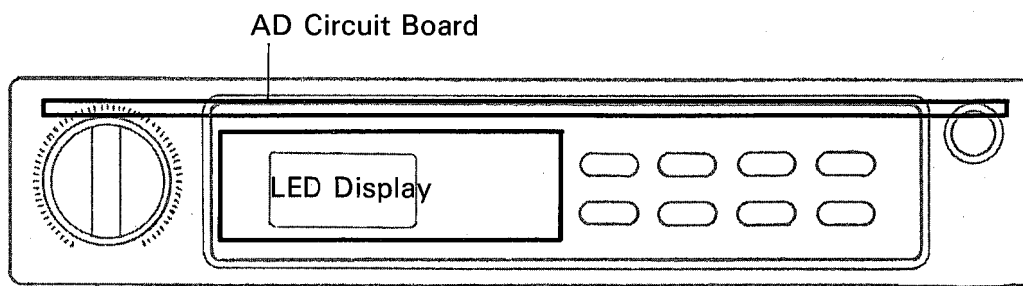
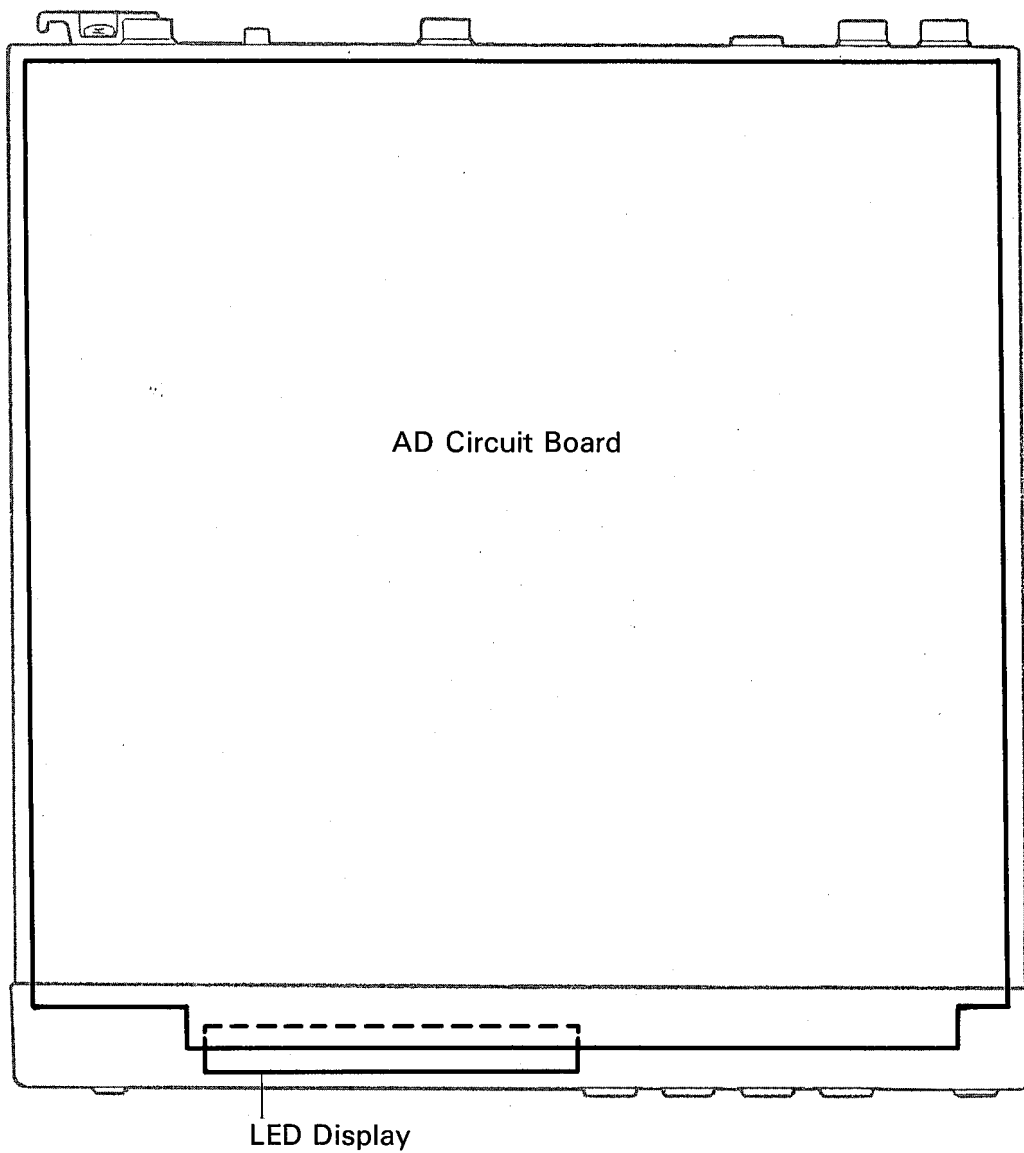
EMP100

● Rear Panel (リアパネル)

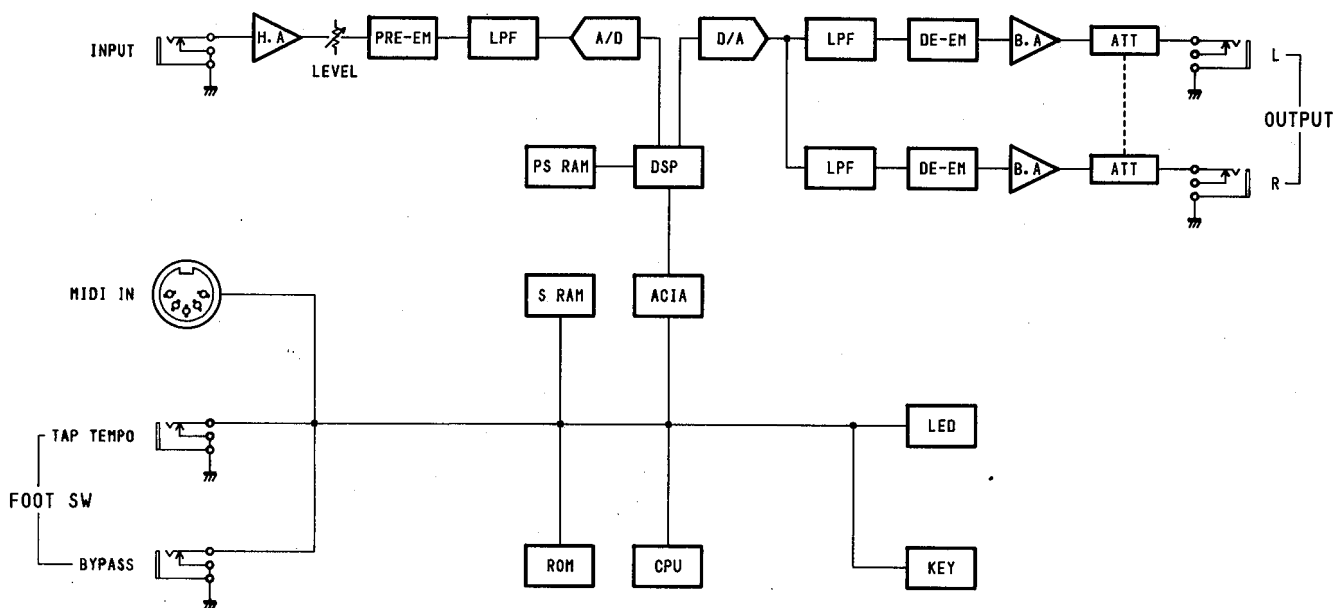


- | | |
|------------------------------|-------------------------|
| ⑰ DC12V IN Jack | ⑳ OUTPUT LEVEL Selector |
| ⑱ Cable Clip | ㉑ MIDI IN Connector |
| ㉒ INPUT Jack | ㉒ TAP TEMPO Jack |
| ㉓ OUTPUT R and OUTPUT L Jack | ㉓ BYPASS Jack |

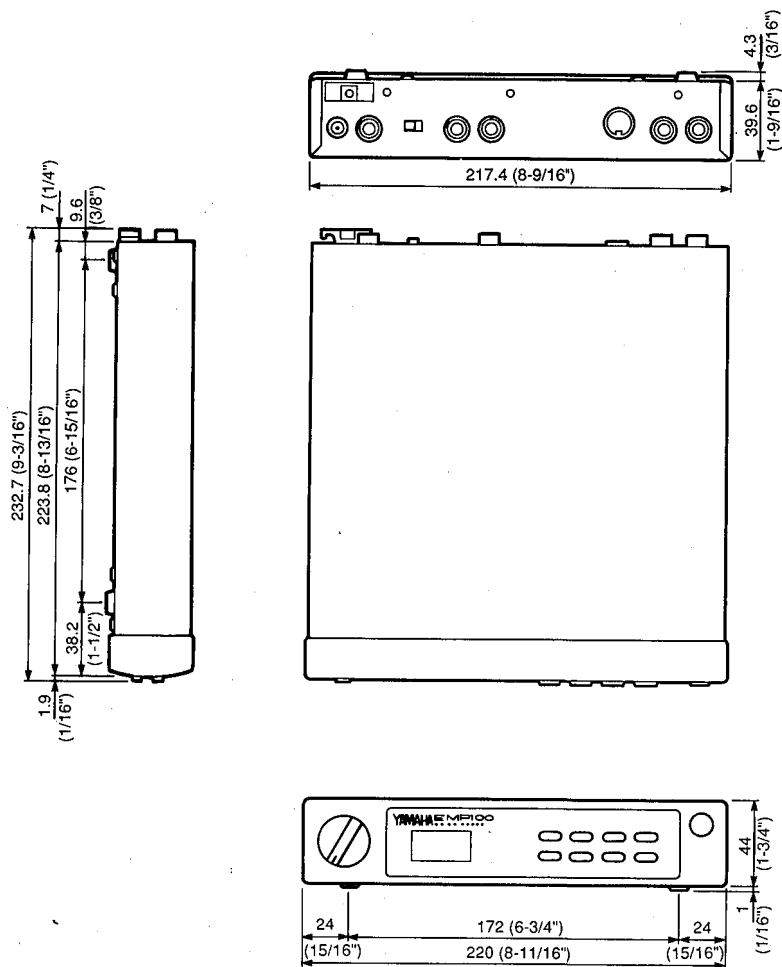
■ CIRCUIT BOARD LAYOUT (ユニットレイアウト)



BLOCK DIAGRAM (ブロックダイアグラム)



DIMENSIONS (寸法図)



Unit : mm (inch)
 (単位)

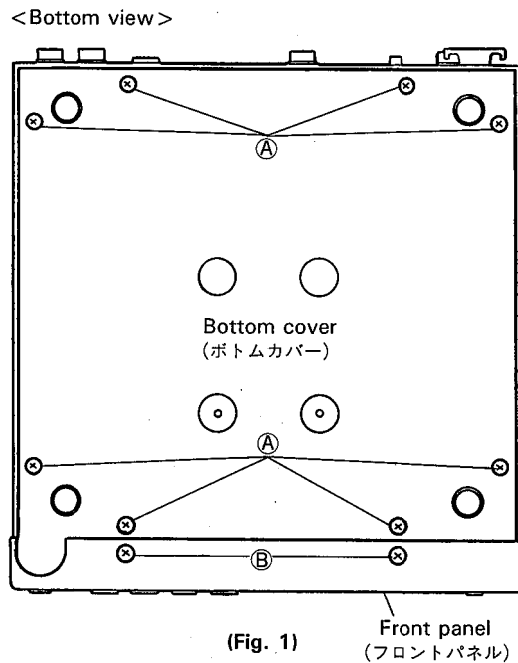
■ DISASSEMBLY PROCEDURE (分解手順)

1. Bottom Cover Removal

- 1-1. Remove the eight (8) screws marked in the figure as ① (3.0×8 bind head tapping screw), then the bottom cover can be removed. (Fig. 1)

1. ボトムカバーの外し方

- 1-1. ①のネジ8本 (3.0×8 バインドタッピングネジ) を外し、ボトムカバーを外します。(図1参照)



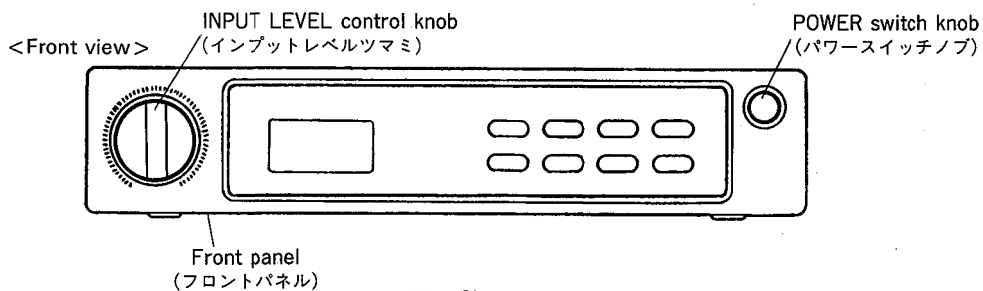
(Fig. 1)

2. Front Panel Removal

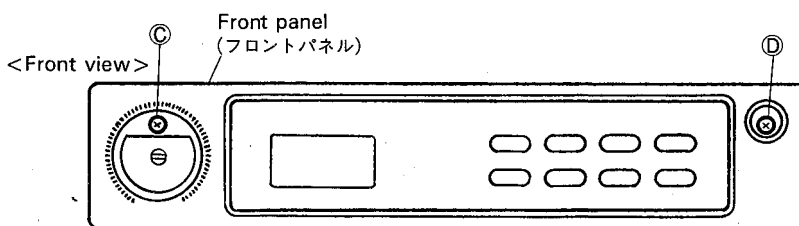
- 2-1. Remove the two (2) screws marked ② (3.0×6 flat head screw). (Fig. 1)
- 2-2. Pull out the INPUT LEVEL control knob and POWER switch knob located on the front panel. (Fig. 2)
- 2-3. Remove the one (1) screw marked ③ (2.6×8 bind head screw) and one (1) screw marked ④ (2.6×8 bind head screw), then the front panel can be removed. (Fig. 3)

2. フロントパネルの外し方

- 2-1. ②のネジ2本 (3.0×6 皿小ネジ) を外します。(図1参照)
- 2-2. フロントパネル上のつまみ1個 (INPUT LEVEL) とノブ1個 (POWER) を引き抜きます。(図2参照)
- 2-3. ③のネジ1本 (2.6×8 バインド小ネジ) と④のネジ1本 (2.6×8 バインド小ネジ) を外し、フロントパネルを外します。(図3参照)



(Fig. 2)



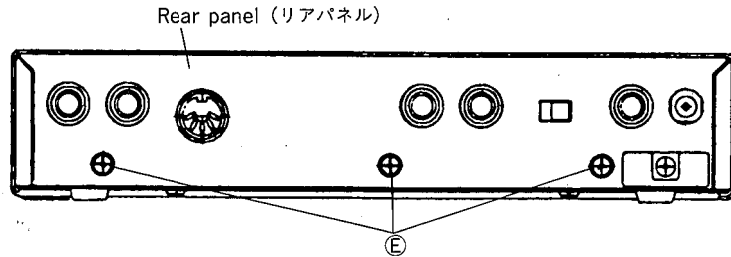
(Fig. 3)

3. AD Circuit Board Removal

- 3-1. Remove the bottom cover. (see procedure 1)
- 3-2. Remove the three (3) screws marked ㊦ (3.0×8 bind head tapping screw). (Fig. 4)

3. ADシートの外し方

- 3-1. ボトムカバーを外します。(1項参照)
- 3-2. ㊦のネジ3本(3.0×8 バインドタッピングネジ)を外します。(図4参照)



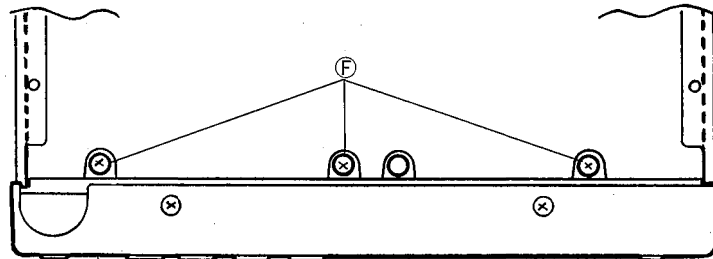
(Fig. 4)

- 3-3. Remove the three (3) screws marked ㊦ (3.0×8 bind head tapping screw), then the AD circuit board assembly can be removed. (Fig. 5)
* This will give you access to the AD circuit board.
- 3-4. Remove the front panel. (see procedure 2)
- 3-5. The sub chassis can be removed from the AD circuit board by removing the one (1) plastic rivet marked ㊧ and one (1) hexagonal nut marked ㊨ (φ9). (Fig. 6)

- 3-3. ㊦のネジ3本(3.0×8 バインドタッピングネジ)を外し、ADシートAss'yを外します。(図5参照)
* ADシートAss'yを外すと、ADシートを検査、調整することができます。

- 3-4. フロントパネルを外します。(2項参照)
- 3-5. ㊧のプラスチックリベット1個と㊨の六角ナット1個(φ9)を外すと、ADシートよりサブシャーシを外すことができます。(図6参照)

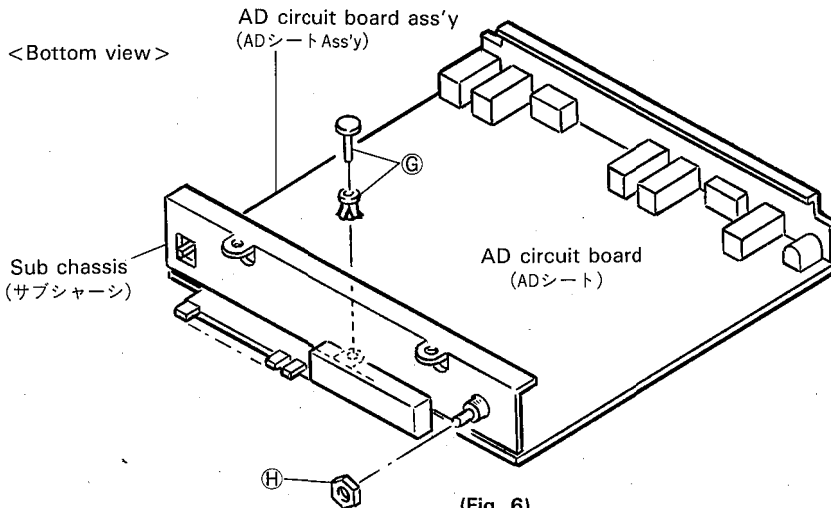
<Bottom view>



AD circuit board ass'y
(ADシート Ass'y)

(Fig. 5)

<Bottom view>



(Fig. 6)

■ LSI PIN DESCRIPTION (LSI端子機能表)

• HD63B03YP-N (XD245001) CPU (Central Processing Unit)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	Vss		Ground	33	Vcc		DC Supply (+5V)
2	XTAL	I	Clock	34	A15	O	Address bus
3	EXTAL	I					
4	MPO	I	Mode program	35	A14	O	
5	MP1	I					
6	RES	I	Reset	36	A13	O	
7	STBY	I	Stand-by mode signal	37	A12	O	
8	NMI	I	Non-maskable interrupt	38	A11	O	
9	P20	I/O	Port 2	39	A10	O	
10	P21	I/O					
11	P22	I/O					
12	P23	I/O					
13	P24	I/O					
14	P25	I/O					
15	P26	I/O	Port 5	40	A9	O	
16	P27	I/O					
17	P50	I/O					
18	P51	I/O					
19	P52	I/O					
20	P53	I/O					
21	P54	I/O	Port 6	41	A8	O	
22	P55	I/O					
23	P56	I/O					
24	P57	I/O					
25	P60	I/O					
26	P61	I/O					
27	P62	I/O	Port 6	42	Vss		
28	P63	I/O					
29	P64	I/O					
30	P65	I/O					
31	P66	I/O					
32	P67	I/O					
				43	A7	O	Address bus
				44	A6	O	
				45	A5	O	
				46	A4	O	
				47	A3	O	
				48	A2	O	
				49	A1	O	Data bus
				50	A0	O	
				51	D7	I/O	
				52	D6	I/O	
				53	D5	I/O	
				54	D4	I/O	
				55	D3	I/O	Data bus
				56	D2	I/O	
				57	D1	I/O	
				58	D0	I/O	
				59	BA	O	
				60	LIR	O	
				61	R/W	O	Bus available
				62	WR	O	Load instruction register
				63	RD	O	Read/Write control
				64	E	O	Write control
							Read control
							Enable

• HD63B50P (IG147300) ACIA (Asynchronous Communications Interface Adaptor)

Pin No.	Name	I/O	Function	Pin No.	Name	I/O	Function
1	Vss		Ground	13	R/W	I	Read/Write
2	Rx Data	I	Receive data	14	E	I	Enable
3	Rx CLK	I	Receive clock	15	D7	I/O	Data bus
4	Tx CLK	O	Transmit clock	16	D6	I/O	
5	RTS	I/O	Request to send	17	D5	I/O	
6	Tx Data	O	Transmit data	18	D4	I/O	
7	IRQ	I	Interrupt request	19	D3	I/O	
8	CS0	I	Chip select	20	D2	I/O	
9	CS2	I					
10	CS1	I					
11	RS	I	Resist select	21	D1	I/O	Data bus
12	Vcc		Power supply (+5V)	22	D0	I/O	
				23	DCD	I	
				24	CTS	I	Clear to send

• YSS208 (X1816A00) DSPN (Digital Signal Processor)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	D9	I/O	External RAM data bus	33	A8	O	External RAM address bus
2	D8	I/O		34	A7	O	
3	D7	I/O		35	A6	O	
4	D6	I/O		36	A5	O	
5	D5	I/O		37	A4	O	
6	D4	I/O		38	A3	O	
7	D3	I/O		39	A2	O	
8	D2	I/O		40	A1	O	
9	D1	I/O		41	A0	O	
10	Vss		Ground	42	Vss		Ground
11	D0	I/O	Data input	43	TSTR	I	Test R
12	SI1	I		44	TST1	I	Test 1
13	SI0	I	Data output	45	CLKM	O	1/2 clock
14	SO1	O		46	SYW	I	Synch. signal input
15	SO0	O	47	CLK	I	Clock	
16	XMD	I	ACIA synch. mode	48	CE	O	External RAM chip enable
17	XCLK	I	ACIA clock	49	IC	I	Initial clear
18	TO	O	Timer output	50	MDTST4	O	MOD data test
19	CRS	I	CDI reset	51	MDTST3	O	
20	CDO	O	Command output	52	MDTST2	O	
21	CDI	I	Command input	53	MDTST1	O	
22	TIM1	O	Timer 1	54	MDSI1	I	Wave add data input
23	OE	I	Output enable	55	MDSI0	I	
24	R/W	O	Read/write	56	MDSO1	O	Wave data output
25	A15	O	Power supply	57	MDSO0	O	
26	VDD			58	VDD		Power supply
27	A14	O		59	D15	I/O	External RAM data bus
28	A13	O	External RAM address bus	60	D14	I/O	
29	A12	O		61	D13	I/O	
30	A11	O		62	D12	I/O	
31	A10	O		63	D11	I/O	
32	A9	O		64	D10	I/O	

• PCM66P (XG278A00) DAC (Digital Analog Converter)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	L/R CK	I	LR Clock Input	11	+Vcc		+Vcc
2	WD CK	I	Word Clock Input	12	+Vcc		+Vcc
3	CK	I	Clock Input	13	C REF		Reference Decouple
4	DATA	I	Data Input	14	Vref Sense	I	Reference Sense
5	NC			15	Vref	O	Reference Output
6	DIG GND		Digital Ground	16	+Vcc		+Vcc
7	ANA GND		Analog Ground	17	+Vcc		+Vcc
8	L-CH OUT	O	Left Channel Output	18	+Vcc		+Vcc
9	V COM		V Common	19	M1	I	Mode 1 Input
10	R-CH OUT	O	Right Channel Output	20	M2	I	Mode 2 Input

EMP100

• LC92007B-331 (XG280A00) YMPX (Gate Array)

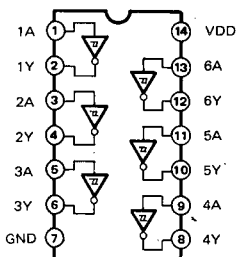
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	PA	I	Scan line data input	25	ROM	O	ROM chip enable
2	PB	I		26	RAM	O	RAM chip select
3	Vss			27	LCD	O	LCD enable
4	EXTAL1	I	Crystal oscillator connection	28	ADCR	O	ADC read
5	EXTAL2	O		29	ADCW	O	ADC write
6	Vss		Ground	30	ACIA	O	ACIA enable
7	A11	I	Address bus	31	Vss		Ground
8	A12	I		32	DCLK	O	DCLK (512Fs)
9	A13	I		33	Vss		Ground
10	A14	I		34	LEFSI	O	Signal output
11	A15	I		35	LDSPSI	O	
12	E	I	E clock input	36	ESISI	O	
13	RDB	I	Read stobe	37	MCLK	O	MCLK (128Fs)
14	WRD	I	Write stobe	38	SCLK	O	SCLK (64Fs)
15	DEQSO	I	Signal input from DEQ	39	BCLK	O	BCLK
16	LDSPSO	I	Signal input from LDSP	40	Vss		Ground
17	LEFSO	I	Signal input from LEF	41	MDCK	O	MIDI clock
18	SEL	I	Select	42	ADCK	O	AD clock
19	VDD		Power supply	43	VDD		Power supply
20	Vss		Ground	44	LRCK	O	L/R clock (DA)
21	L1	O	Scale line	45	WDCK	O	Word clock
22	L2	O		46	LR-CK	O	L/R clock (AD)
23	L3	O		47	SYW	O	Synch. signal output
24	L4	O		48	TEST	I	Test pin

• MN86081 (XG279A00) ADC (Analog Digital Converter)

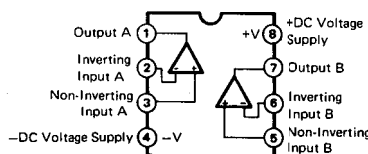
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	DVDD		Digital power supply (+5V)	15	VREF	I	Analog reference voltage (+1.5V)
2	LR-POL	I	LR output mode (when Hi : R, when Lo : L)	16	AG	I	Analog ground input (+2.5V)
3	I-E	I	Format select (when Hi : LSI format, when Lo : I ² S format)	17	AIN	I	Analog signal input
4	LR-CLK	I	LRCLK input (when in stereo mode)	18	AVDD		Analog power supply (+5V)
				19	AVSS		Analog ground
				20	DAVSS		Digital ground
				21	AMPBIAS	I	Operational amp. bias adjustment
				22	NC		
				23	NSUB		Connected to AVDD
				24	TVDD		Digital power supply (+5V)
				25	DOUT	O	Serial data output
5	B-CLK	I	Bit forward order	26	TVSS		Digital ground
6	CLR	I	Clear	27	TEST		Test pin
7	OFCLK	I	Offset clear	28	DVSS		Digital ground
8	EXCLK	I	512FS input				
9	CVSS		Digital ground				
10	CVDD		Digital power supply (+5V)				
11	DAVSS		Digital ground				
12	DAVDD		Digital power supply (+5V)				
13	AVSS		Analog ground				
14	AVDD		Analog power supply (+5V)				

■ IC BLOCK DIAGRAM (ICブロック図)

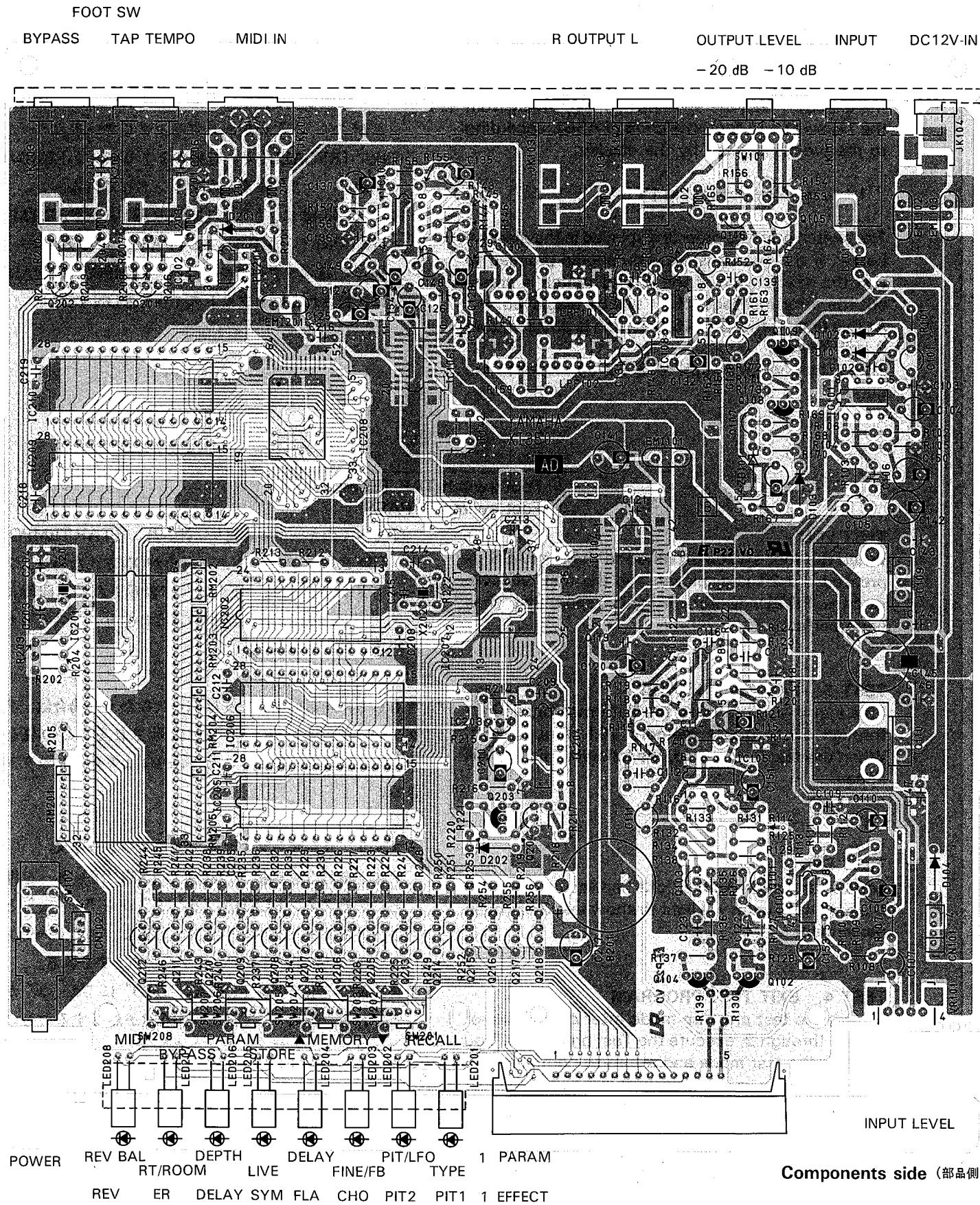
• SN74HC14N (IR001450)
Hex Inverter



• RC4558DV (IG001390)
Dual Operational Amplifier



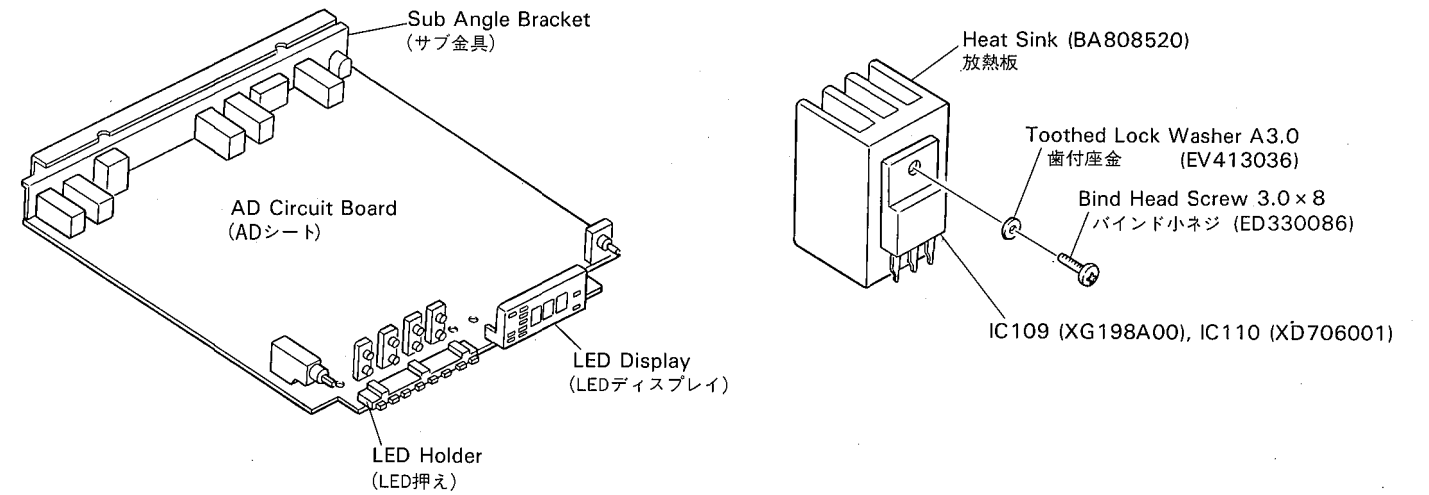
AD CIRCUIT BOARD (ADシート基板図)



Components side (部品側)

Notes)

- | | | | | |
|---|--|---|--|----------------------------|
| Circuit Board : | AD (VK119200) XI350B0 | 10. Semiconductive Cera. Cap.
C106, 117 - 119, 121
- 123, 143, 144, 146,
201, 202, 205 - 209,
211, 213, 216, 218,
219: | 0.1μF 25V Z (VC694800) | |
| 1. IC
IC101 - 103, 105,
107, 108: | RC4558DV (IG001390) OP AMP.
MN86081 (XG279A00) ADC
PCM66P (XG278A00) DAC
IC106:
LM7805CT (XG198A00) 5V 1A REGULATOR
IC109:
IC110:
IC201:
IC202:
IC203:
IC204:
IC205:
IC206:
IC207:
IC208:
IC209, 210: | NJM7809FA (XD706001) 9V REGULATOR
HD63B03YP-N (XD245A00) CPU
HD63B50P (IG147300) ACIA
PST518B-2 (IG116200) SYSTEM RESET
SN74HC14N (IR001450) INVERTER
(X1436C00) EPROM
LC3664RL-12 (XG517A00) SRAM 64K
LC92007B-331 (XG280A00) GATE ARRAY YMPX
YSS208 (X1816A00) DSPN
TC51832PL-10 (XC628A00) PSRAM 256K | 11. Coil
L101 - 103, 201 -
204: | FL5R200QNT 20μH (VB835000) |
| 2. Photo Coupler
PC201: | PC-900V (VG181900) | 12. LC Filter
LPF101, 102: | LPF-25 20KHz (VH408900) | |
| 3. Transistor
Q101, 103, 107, 201,
202, 204 - 214:
Q102, 104, 108, 109,
203:
Q105, 106:
Q215 - 218: | 2SC1815 Y (IC181520)
2SA1015 Y (IA101520)
2SC2878 A, B (IC287800)
2SC1213A C, D (IC121310) | 13. EMI Filter
EMI101 - 103, 201: | LS MT Y223NB 0.022 (FZ006970) | |
| 4. Diode
D101 - 103, 201, 202:
D104: | 1SS133 (IF003450)
11ES4 (VB481900) | 14. Ceramic Resonator
X201:
X202: | 4.0MHz KBR-4MS (VE755200)
22.5792MHz (VH409300) | |
| 5. Zener Diode
ZD101: | MTZ9.1B 9.1V (VA095600) | 15. Push Switch
SW102:
SW201 - 208: | SPUL19 (VF156700) POWER
SKHTLA (VK396700) | |
| 6. LED
LED201 - 208: | LN242RP RE (VA262300) | 16. Slide Switch
SW101: | HSW0273-01-220 (VE028200) OUTPUT LEVEL | |
| 7. Resistor Array
RM201, 203 - 205:
RM202: | RGLE8X103J (VF771900) 10K x 8
RGLE4X103J (VF773500) 10K x 4 | 17. DIN Jack
JK201: | 5P YKF51-50 (VH395500) MIDI IN | |
| 8. Variable Resistor
VR101: | A10K RK11K112 (VH396400) INPUT LEVEL | 18. Phone Jack
JK101 - 103, 202,
203: | YKB21-5012 BL (VB312600) | |
| 9. Electrolytic Cap.
C141:
C145: | 1000μF 10V (UJ729100)
2200μF 16V (UJ739220) | 19. DC IN Connector
JK104: | 2MM DC HEC0009 (LB202710) DC 12V IN | |
| | | 20. Lithium Battery
B201: | CR2032 (VE338400) | |
| | | 21. LED Display | SL5302 (VK397300) | |
| | | 22. Wire Harness
CN101 - CN102: | 4P 200L B&B | |



■ TEST PROGRAM (テストプログラム)

A. HOW TO ENTER THE TEST PROGRAM

While pressing the [MIDI] and [BYPASS] switches, turn on the power.

The EMP100 will indicate that you have entered the Test Program by displaying the message "d 0".

B. SELECTING THE TESTS

Use the [▲] or [▼] switch to select the appropriate test mode.

Pressing the [▲] switch will increase the test number, and pressing the [▼] switch will decrease it. The display will indicate the currently selected test number. Press the [RECALL] switch to initiate the test.

C. EXIT TEST PROGRAM

To exit the test program, execute the Test program 99. You will exit the test mode and return to normal mode.

D. INITIAL TEST

The ACIA and ROM checks will be performed automatically when the test program is initiated.

TEST 1. LED TEST

Verify proper lighting of all LED indicators and segments.

1. The 7 segment LED of the display will indicate digits from "000" to "---" in sequence.
2. Each LED indicators except the SIGNAL and PEAK lights once in succession.
Then check that all LEDs light together.

TEST END

Ends after displaying the "d 1" on the display, and the [PIT1] indicator will light to show test 1 has been performed.

A. テストプログラムの起動

[MIDI]キーと[RECALL]キーを押しながら、POWERスイッチをオンにする。

テストプログラムが起動されると、LEDに"d 0"と表示される。

B. テストプログラム各ルーチンの選択

[↓]および[↑]キーにて所定のテスト番号を選択した後、[RECALL]キーを押す。

各テストが終了すると、そのテスト番号が7セグメントLEDに表示され、同時に"PIT1"~"CHO"LEDが点灯する。"PIT1"LEDはテスト1を表わし、"PIT2", "CHO"がそれぞれテスト番号2, 3を表わす。

C. テストプログラムからの強制復帰

テスト99を実行すると、テスト1~3が終了していても、テストプログラムから復帰して通常動作にもどることができる。

D. イニシャルテスト

テストプログラムが起動されると、ACIAの動作とROMチェックサムが自動的に実行される。

テスト1 LEDの動作チェック

7セグメントLEDのプログラムナンバー表示部が、"000"、"111"、そして"---"を表示し、次に、"PEAK"と"SIGNAL"を除くLEDがひとつずつ順に点灯し、その後に全LEDが点灯する。このルーチンが終了すると、7セグメントLEDに"d 1"が表示される。同時に、"PIT1"LEDが点灯することにより、テスト1が終了したことを示す。

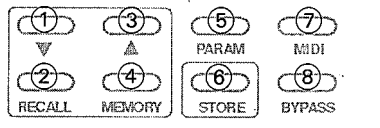
TEST 2. SWITCH TEST

After connecting foot switches to the TAP TEMPO and BYPASS jacks, initiate the test. When this test is executed, the switch number "1" will blink on the display. Press the switches consecutively from the [1] switch to foot switch [BYPASS], according to the order indicated by the display.

"1" (e.g. When checking [▼])

The switch pressing order is displayed in the diagram below. If the switch is OK, you should proceed to test the next switch. If the wrong switch is pressed, the error message "E5" will be displayed. At this time, if the [BYPASS] switch is pressed, test 2 will re-start.

The display will indicate "d 2", if all switches are good.



- ⑨ Foot switch TAP TEMPO
- ⑩ Foot switch BYPASS

TEST END

When the foot switch attached to the [BYPASS] is pressed, "d 2" is displayed and the test will end. And the [PIT2] indicator will light to show test 2 has been performed.

TEST 3. FACTORY SET TEST

This test is used to copy the data memorized in 1 through 50 to user's memory 101 through 150. When this test is executed, the following display will appear.

"d 3" → "----"

TEST END

Ends after displaying the "d 3" on the display, and the [CHO] indicator will light to show test 3 has been performed.

TEST 4. EXIT TEST PROGRAM

To exit the test program mode after completion of tests 1 through 3, execute the Test program 4. You will exit the test mode and return to normal mode. When this test is initiated without completion of tests 1 through 3, the error message "E6" will appear on the display.

テスト2 スイッチの動作チェック

- (1) 7セグメントLEDに " 1 " が表示され最初はブリンクしている。
- (2) この状態で [↓] キーを押すと7セグメントLEDの表示が " 2 " に変わりブリンクしている。
- (3) 次に [RECALL] キーを押すと7セグメントLEDの表示が " 3 " に変わりブリンクしている。
- (4) 以下同様に、[↑]、[MEMORY]、[PARAM]、[STORE]、[MIDI]、[BYPASS] の順番にキーを押して、次にリアパネルの[TAP TEMPO]、[BYPASS] に接続されているフットスイッチをONする。

- (5) すべてのキーが順番通りに押され、[TAP TEMPO]、[BYPASS]のフットスイッチがONされた場合、7セグメントLEDに "d 2" が表示される。同時に、"PIT2"のLEDが点灯することにより、テスト2が終了したことを示す。

*もしも、正しい順番で受け取られなかった場合は、7セグメントLEDに "E 5" が表示される。この場合、[RECALL] キーを押すことにより(1)より再チェックができる。

テスト3 ユーザーズ・エリアのイニシャライズ

テスト番号3を選択した状態で [STORE] キーを押すと、7セグメントLEDが "d 3" から "----" となり、メモリー・ナンバー 101 - 150に、メモリー・ナンバー 1 - 50の50個のプログラムがストアされる。終了後、7セグメントLEDに "LED" に "d 3" が表示される。同時に "CHO" のLEDが点灯することにより、テスト3が終了したことを示す。

テスト4. テストプログラムからの復帰

テスト4を実行すると、テストプログラムから復帰して通常動作にもどる。ただし、テスト1~3が終了していないと、通常動作にもどることができない。この時、7セグメントLEDにエラーメッセージ "E 6" が表示される。

■ CHECKS & ADJUSTMENTS (検査と調整)

Before performing any following checks and adjustments, set the unit as follows:

1. Rotate the INPUT level control to maximum.
2. Turn the OUTPUT LEVEL switch to “-10dB”.
3. Connect a 10 kohm across each of the L and R OUTPUT under test.
4. Attach a FC-5 foot switch to each of the TAP TEMPO and BYPASS jacks.
5. Turn on the BYPASS switch.

• MESURING INSTRUMENTS

Prepare the following: AF signal generator (oscillator), AC voltmeter, distortion meter, and an oscilloscope.

1. For the distortion mesurment, a low-pass filter with a cut-off freuency of 80 kHz, -6 dB/oct must be used.
2. For the noise level mesurement, a low-pass filter with a cut-off frequency of 12.7 kHz, -6 dB/oct must be used.
3. The output impedance of the AF signal generator must be less than 600 ohm.
4. The input impedance of the mesuring instruments must be over 1 Megaohm.

1. GAIN

- 1-1 When an input signal of 1 kHz, -20 dBm is applied to the INPUT, the L OUTPUT should be 0 ± 1.5 dBm.
- 1-2 Taking the L OUTPUT as a reference, the R OUTPUT should be within ± 1 dB.
- 1-3 When the OUTPUT LEVEL switch is turned to “-20dB”, the L and R OUTPUT should be -10 ± 1.5 dBm.
After inspection, you should turn the OUTPUT LEVEL switch to “-10dB”.

2. FREQUENCY CHARACTERISTICS

When a signal of approximately -30 dBm is applied to the INPUT, the OUTPUT should be as follows: (taking the 1 kHz as a reference)

20 Hz-20 kHz: 0 ± 3.0 dB

A 準備

ボリュームやスイッチの設定、ジャックの接続は、特に指定のない限り、下記の状態とする。

フロント・パネル

INPUT ボリューム (VR101)MAX

リアパネル

OUTPUT LEVEL スイッチ (SW101) -10dB

OUTPUT L ジャック (JK102) 10k Ω 負荷

OUTPUT R ジャック (JK103)10k Ω 負荷

TAP TEMPO ジャック (JK202) ...FC-5、または相当品

BYPASS ジャック (JK203).....FC-5、または相当品

プログラム

“BYPASS”キーを押して、オール・バイパス状態にする。

測定器

- (1)歪率測定時は、80kHz、-6dB/octのLPFを使用のこと。
- (2)ノイズレベル測定時は、12.7kHz、-6dB/octのLPFを使用のこと。
- (3)発振器の出力インピーダンスは600 Ω 以下のこと。
- (4)測定器の入力インピーダンスは1M Ω 以上のこと。

1. 利得チェック

1-1.

Aの状態でありア・パネルのINPUT端子(JK101)より-20dBm/1kHzの入力信号を印加し、OUTPUT L端子(JK102)の出力信号が 0 ± 1.5 dBmであること。

1-2.OUTPUT R出力レベルのチェック

OUTPUT R端子(JK103)の出力信号は、OUTPUT L端子との差が ± 1 dB以内であること。

1-3.OUTPUT LEVELスイッチのチェック

OUTPUT LEVELスイッチ(SW101)を-20dBに切り替えた時、OUTPUT L、R端子の出力信号が、それぞれ 10 ± 1.5 dBmであること。検査終了後、スイッチは-10dBに戻しておくこと。

3. DISTORTION FACTOR

When a signal of 1 kHz, -20dBm is applied to the INPUT, the distortion should be less than 0.1% at the L and R OUTPUT.

4. MAXIMUM OUTPUT

Apply a signal of 1 kHz to the INPUT, and adjust the input signal level so that the output signals of +5.0 dBm are obtained at the L and R connectors with the distortion of less than 1%.

5. METER SENSITIVITY

When an input signal of 1 kHz is adjusted as shown below, the SIGNAL and PEAK indicators should be as follows:

input sigal level	PEAK (red)	SIGNAL (green)
-15.0±4 dBm	ON	ON
-30.0±4 dBm	OFF	ON
-60.0±4 dBm	OFF	OFF

6. MUTING

After applying power to the unit, the muting is effective for three to five seconds and no output signals are generated.

7. NOISE LEVEL

Before inspection, rotate the INPUT LEVEL control to minimum.

The noise level at the L and R OUTPUT should be less than -80.0 dBm when a plug that is connected to the INPUT L is pulled out.

NOTE) In order to check signals bypassing the digital processing circuits, turn the R142 on the AD circuit board from "N" to "T". After inspection, R142 should be set to "N".

*** INITIALIZATION**

While pressing the [RECALL] and [BYPASS] keys, turn on the power switch, the data stored on RAM is initialized and parameters are set with factory set data.

2. 周波数特性

INPUT端子(JK101)より-30dBm前後の入力信号を印加した時、OUTPUT L、R各端子での周波数特性は、1kHzを基準として、20Hz~20kHzで0±3dBの範囲内であること。

3. 歪率

INPUT端子(JK101)より-20dBm/1kHzの入力信号を印加した時、各OUTPUT端子の歪率は、0.1%以下のこと。

4. 最大出力

Aの状態、INPUT端子(JK101)に1kHzの入力信号を印加した時、OUTPUT L、R各端子に+5.0dBmの出力信号が歪率1%以下で得られること。

5. メーター感度

INPUT端子(JK101)に1kHzの入力信号を印加した時、レベルメーターの表示が下表のようになること。

入力信号レベル	PEAK (アカ)	SIGNAL (ミドリ)
-15.0dBm	点灯	点灯
-30.0dBm	消灯	点灯
-60.0dBm	消灯	消灯

なお、上記の入力レベルで点灯、消灯しない場合は、入力レベル±4dB以内で変化させて動作すれば合格とする。

6. ミューティング回路

POWERスイッチ(SW102)をオンした後、3~5秒間OUTPUT L、R端子(J K102、J K103)に信号が出力されず、その後、出力されること。

7. ノイズ・レベル

無信号入力時のOUTPUT L、R各出力端子でのノイズ・レベルは-80.0dBm以下のこと。

※INPUTボリュームの設定はMIN.とする。

8. 注意事項

8-1. テストスイッチ

サービス対応での修理時、あるいはデジタル部に不良があった場合等の理由で、アナログ部のみ検査を行った方が有利な場合は、ADシートのR142を“N”から“T”側にする事により、デジタル信号処理部をスルー状態にして検査する事も可能である。

ただし、検査終了時には、必ずR142を“N”側にもどしておくこと。

8-2. 初期化

“RECALL”と“BYPASS”キーを押しながら、RAM イニシャライズや、その他の初期設定をすること。

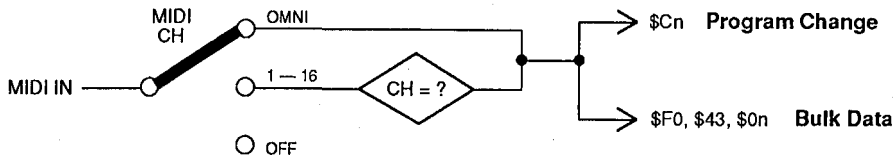
■ ERROR MESSAGES (エラーメッセージ)

Display	Error
E0	Extenal ROM checksum error
E1	Internal RAM read/write error
E2	External RAM read/write error
E3	ACIA error
E4	Memory data is not set or battery voltage is too low.

表示	エラーの内容
E 0	外部ROMのチェック・サム・エラー
E 1	内部RAMのリード・ライト・エラー
E 2	外部RAMのリード・ライト・エラー
E 3	ACIA(DSPN内のACIAを含む)の不良
E 4	メモリー・データがセットされていない、または、ロー・バッテリー

■ MIDI DATA FORMAT (MIDIデータフォーマット)

■ Reception Conditions



1. Program Change

Can be received on the currently selected MIDI receive channel.

The program assigned to the received program change number in the EMP100 program change assignment table will be recalled.

選択されているMIDI受信チャンネルで受信可能です。受信するとMIDIプログラムチェンジテーブルに基づき、プログラムが呼び出されます。

```
status      1100nnnn (CnH) n=0(channel 1)-
              15(channel 16)
program #    0ppppppp      p=0-127
```

2. System Exclusive Messages

Can be received on the currently selected MIDI receive channel.

選択されているMIDI受信チャンネルで受信可能です。

1) Memory Bulk Data

```
status      11110000 (F0H)
ID #        01000011 (43H)
sub status  0000nnnn (0nH) n=0(channel 1)-
              15(channel 16)

format #    01111110 (7EH)
byte count  00000000 (00H)
byte count  00111110 (3EH)
             01001100 (4CH) "L"
             01001101 (4DH) "M"
             00100000 (20H) " "
             00100000 (20H) " "
             00111000 (38H) "8"
             00110111 (37H) "7"
             00110010 (32H) "2"
             00111001 (39H) "9"

data name   01001101 (4DH) "M"
memory #    0mmmmmmmm      m=1(memory 101)-
              50(memory 150)

data        0ddddddd
             |
             0ddddddd      36 bytes

check sum   0eeeeeee
EOX         11110111 (F7H)
```

2) Program Change Table Bulk Data

```
status      11110000 (F0H)
ID #        01000011 (43H)
sub status  0000nnnn (0nH) n=0(channel 1)-
              15(channel 16)

format #    01111110 (7EH)
byte count  00000010 (02H)
byte count  00001010 (0AH)
             01001100 (4CH) "L"
             01001101 (4DH) "M"
             00100000 (20H) " "
             00100000 (20H) " "
             00111000 (38H) "8"
             00110111 (37H) "7"
             00110010 (32H) "2"
             00111001 (39H) "9"

data name   01010100 (54H) "T"
             00000001 (01H)

data        0ddddddd
             |
             0ddddddd      128 bytes

check sum   0eeeeeee
EOX         11110111 (F7H)
```

3) System Setup Bulk Data

```
status      11110000 (F0H)
ID #        01000011 (43H)
sub status  0000nnnn (0nH) n=0(channel 1)-
              15(channel 16)

format #    01111100 (7CH)
byte count  00000000 (00H)
byte count  00001101 (0DH)
             01001100 (4CH) "L"
             01001101 (4DH) "M"
             00100000 (20H) " "
             00100000 (20H) " "
             00111000 (38H) "8"
             00110111 (37H) "7"
             00110010 (32H) "2"
             00111001 (39H) "9"

data name   01010011 (53H) "S"
             00100000 (20H) " "

version #   00000001 (01H)
             00000000 (00H)

data        000nnnnn      n=0(OMNI ON),
              1(channel 1)-
              16(channel 16), 17(OFF)

check sum   0eeeeeee
EOX         11110111 (F7H)
```

Function ...	Recognized	Remarks
Basic Channel Default Changed	1 - 16, off 1 - 16, off	memorized
Mode Default Messages Altered	OMNI off/OMNI on x x	memorized
Note Number : True voice	x x	
Velocity Note ON Note OFF	x x	
After Touch Key's Ch's	x x	
Pitch Bender	x	
Control Change	x	
Prog Change : True #	o 0 - 127	*1
System Exclusive	o	Bulk Dump
System : Song Pos : Song Sel Common : True	x x x	
System :Clock Real Time :Commands	x x	
Aux :Local ON/OFF :All Notes OFF Mes- :Active Sense sages:Reset	x x x x	
Notes: *1 ; For program 1 - 128, memory #1 - #150 is selected.		

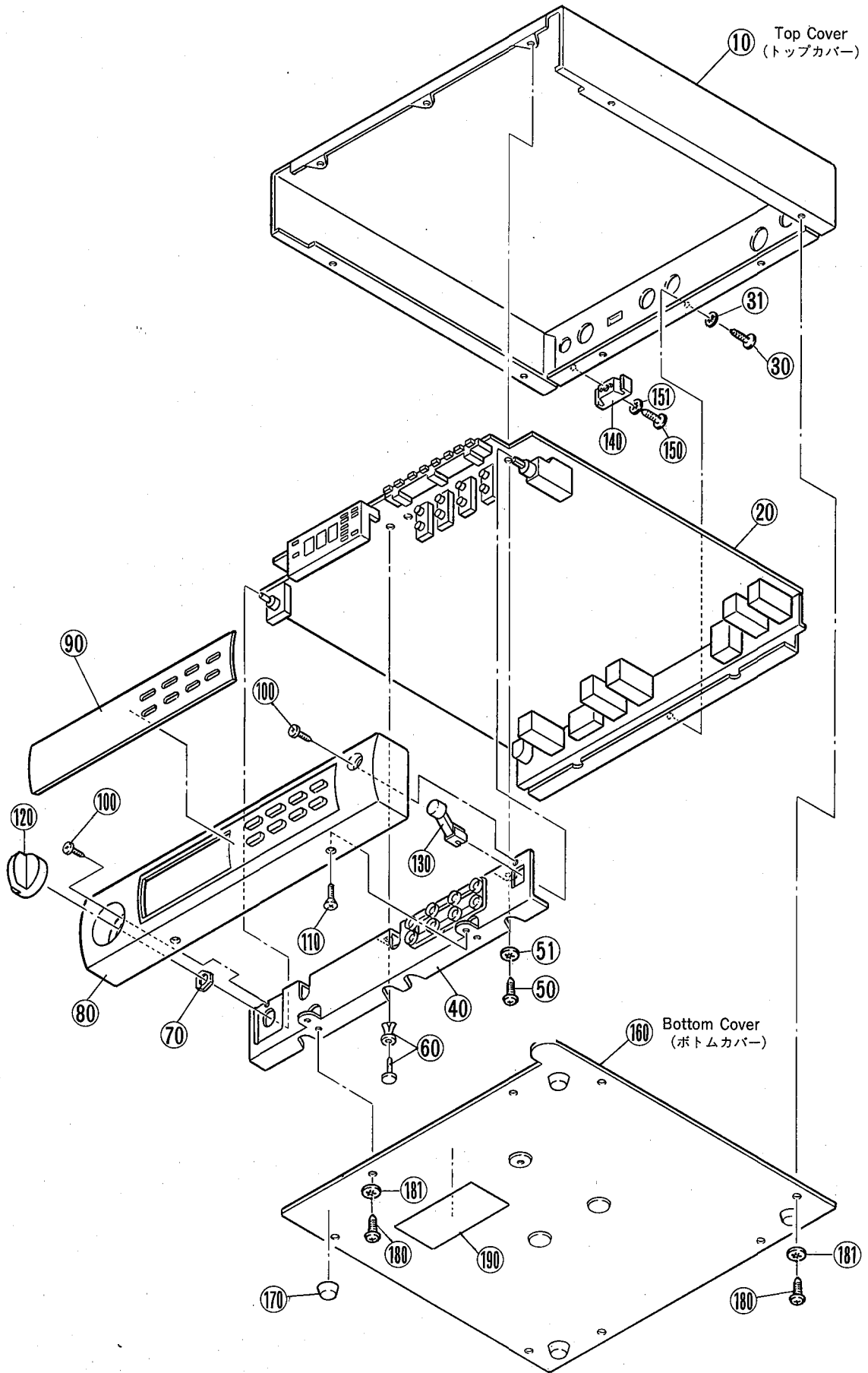
EMP100

MULTI-EFFECT PROCESSOR**EMP100****PARTS LIST****EMP100**

Note) DESTINATION ABBREVIATIONS

J : Japanese model	A : Australian model
U : U.S. model	E : European model
C : Canadian model	D : German model
X : General model	B : British model
M : South African model	I : Indonesian model
H : North European model	

OVERALL ASSEMBLY (総組立)



EMP100

Ref. No.	Part No.	Description	部品名	Remarks	ランク
10	VK346300	Top Cover	トップカバー	EMP100	
20	VK119200	Circuit Board	A D シート		
30	EI330086	Bind Head Tapping Screw	ハ イント タ ッ ビ ン ク ネジ	3pcs	01
31	EV413036	Toothed Lock Washer	歯 付 座 金 内 歯 形	3pcs	01
40	VK346400	Sub Chassis	サブシャーシ		
50	EI330086	Bind Head Tapping Screw	ハ イント タ ッ ビ ン ク ネジ	3pcs	01
51	EV413036	Toothed Lock Washer	歯 付 座 金 内 歯 形	3pcs	01
60	CB602970	Plastic Rivet	プ ラ ス チ ッ ク リ ベ ッ ト	1pc.	01
70	VC364900	Hexagonal Nut	特 殊 六 角 ナ ッ ト	1pc.	01
80	VK346000	Front Panel	フ ロ ン ト パ ネ ル		
90	VK346100	Meter Cover	メ ー タ ー カ バ ー		
100	ED326086	Bind Head Screw	バ イ ン ド 小 ネ ジ	2pcs	01
110	EB330066	Flat Head Screw	皿 小 ネ ジ	2pcs	01
120	VK346600	Knob, Volume	ボ リ ュ ム ノ ブ	INPUT LEVEL	
130	VK346700	Knob, Power Switch	パ ワ ー ス イ ッ チ ノ ブ	POWER	
140	VC407100	Column, DC Cord	D C コ ー ド コ ラ ム		01
150	EI330086	Bind Head Tapping Screw	ハ イント タ ッ ビ ン ク ネジ	1pc.	01
151	EV413036	Toothed Lock Washer	歯 付 座 金 内 歯 形	1pc.	01
160	VK346500	Bottom Cover	ボ ト ム カ バ ー		
170	CB037120	Foot	フ ッ ト		01
180	EI330086	Bind Head Tapping Screw	ハ イント タ ッ ビ ン ク ネジ	8pcs	01
181	EV413036	Toothed Lock Washer	歯 付 座 金 内 歯 形	8pcs	01
190		L Label	L ラ ベ ル		

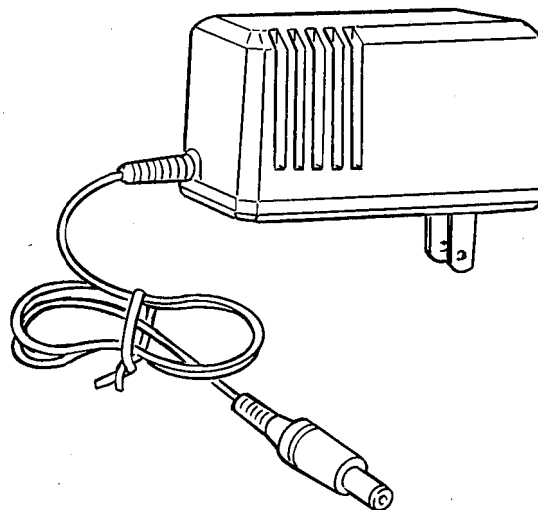
* New Parts (新規部品)

ランク : Japan only

EMP100

ACCESSORY (付属品)

AC ADAPTOR (電源アダプター)



Ref. No.	Part No.	Description	部品名	Remarks	ランク
	VH985400	AC Adaptor	電 源 ア ダ プ タ	J	09
	VH985600	AC Adaptor	電 源 ア ダ プ タ	U, C	09
	VH985800	AC Adaptor	電 源 ア ダ プ タ	H	10
	VB807300	AC Adaptor	電 源 ア ダ プ タ	B	15

* New Parts (新規部品)

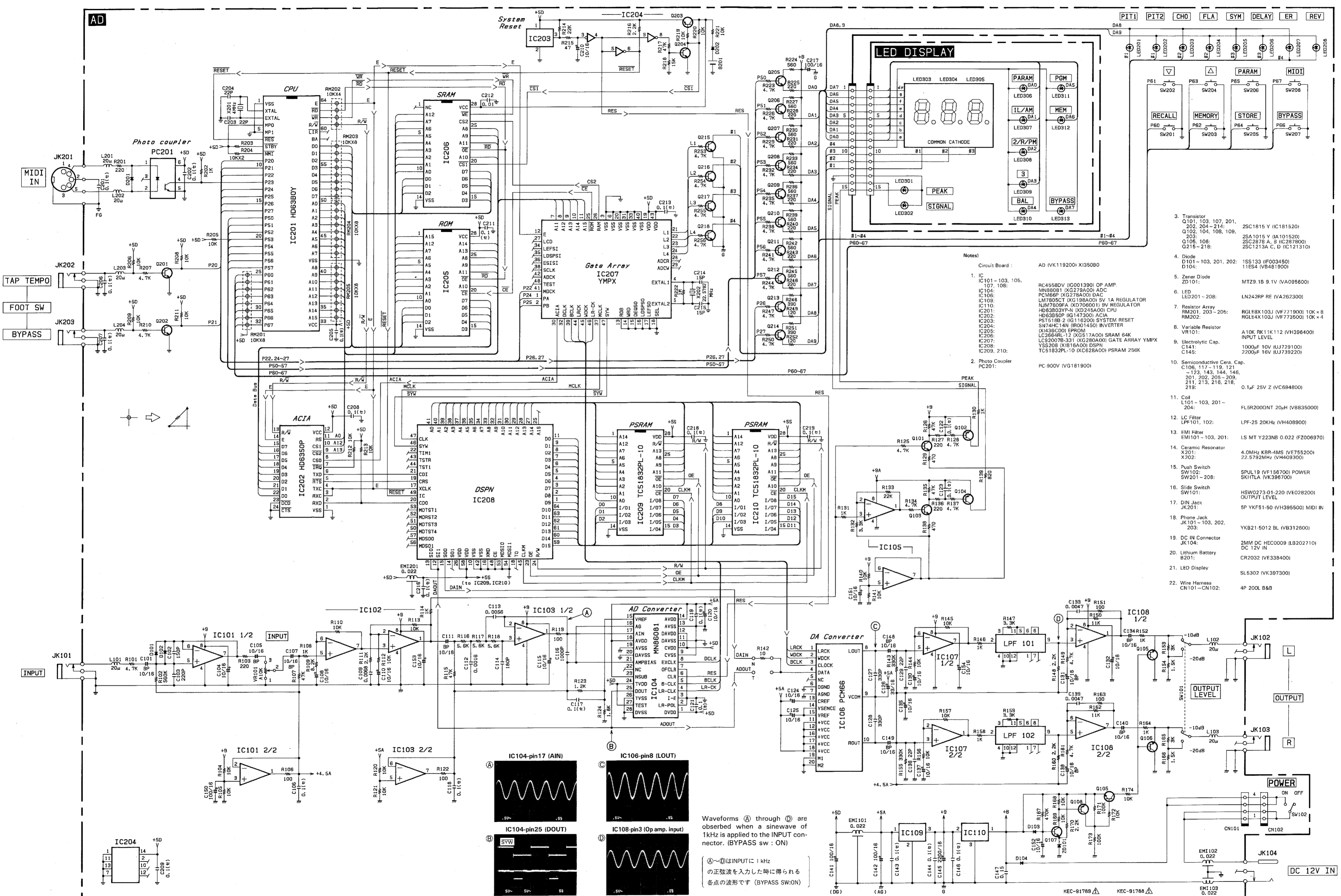
ランク : Japan only

ELECTRICAL PARTS (電気部品)

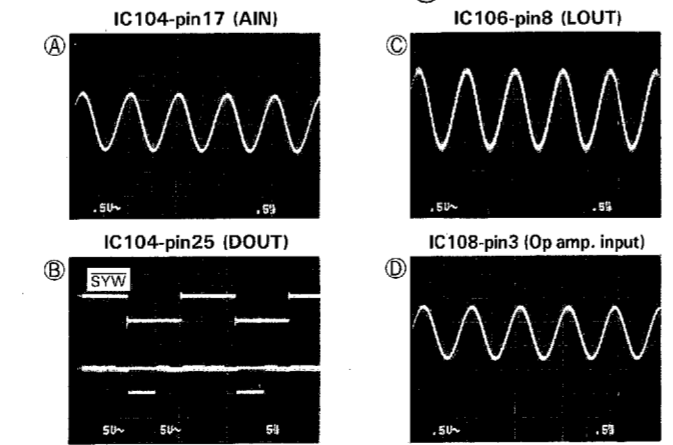
Ref. No.	Part No.	Description	部品名	Remarks	ランク	
*	VK119200	Circuit Board	AD	A D シート	EMP100	
*	VK119200	Circuit Board	AD	A D シート		
	IG001390	IC	RC4558DV	I C	OP AMP.	03
	XD706001	IC	NJM7809FA	I C	9V REGULATOR	03
	XG198A00	IC	LM7805CT	I C	5V 1A REGULATOR	03
	IG116200	IC	PST518B-2	I C	SYSTEM RESET	04
	IR001450	IC	SN74HC14N	I C	INVERTER	05
	IG147300	IC	HD63B50P	I C	ACIA	09
	XD245001	IC	HD63B03YP-N	I C	CPU	08
	XG280A00	IC	LC92007B-331	I C	GATE ARRAY YMPX	06
	XC628A00	IC	TC51832PL-10	I C	PSRAM 256K	09
	XG517A00	IC	LC3664RL-12	I C	SRAM 64K	08
*	XI436C00	IC		I C	EPROM	
	XG278A00	IC	PCM66P	I C	DAC	08
	XG279A00	IC	MN86081	I C	ADC	15
*	XI816A00	IC	YSS208	I C	DSPN	
	VG181900	Photo Coupler	PC-900V	フ オ ト カ プ ラ		03
	IA101520	Transistor	2SA1015 Y	ト ラ ン ジ ス タ		01
	IC121310	Transistor	2SC1213A C,D	ト ラ ン ジ ス タ		01
	IC181520	Transistor	2SC1815 Y	ト ラ ン ジ ス タ		01
	IC287800	Transistor	2SC2878 A,B	ト ラ ン ジ ス タ		01
	VB481900	Diode	11ES4	ダ イ オード		01
	IF003450	Diode	1SS133	ダ イ オード		01
	VA095600	Zener Diode	MTZ9.1B 9.1V	ツ ェ ナーダ イ オード		01
	VA262300	LED	LN242RP RE	L E D		01
	VF771900	Resistor Array	RGLE8X103J	抵 抗 ア レ イ	10K×8	01
	VF773500	Resistor Array	RGLE4X103J	抵 抗 ア レ イ	10K×4	01
	VH396400	Variable Resistor	A10K RK11K112	ロ ッ タ リー	INPUT LEVEL.	02
	UJ739220	Electrolytic Cap.	2200μF 16V	ケ ミ コ ン		02
	VC694800	Semiconductive Cera. Cap.	0.1μF 25V Z	半 導 体 セ ラ コ ン		01
	VB835000	Coil	FL5R200QNT 20μ	コ イ ル		01
	VH408900	LC Filter	LPR-25 20KHz	L C フ ィ ル ター		05
	FZ006970	EMI Filter	LS MT Y223NB	L C フ ィ ル ター E M I		02
	VE755200	Ceramic Resonator	4.0MHz KBR-4MS	セ ラ ミ ッ ク 振 動 子		02
	VH409300	Ceramic Resonator	22.5792MHz	セ ラ ミ ッ ク 振 動 子		02
	VF156700	Push Switch	SPUL19	プ ッ シ ュ ス イ ッ チ	POWER	03
	VK396700	Push Switch	SKHTLA	プ ッ シ ュ ス イ ッ チ		01
	VE028200	Slide Switch	HSW0273-01-220	ス ラ イ ド ス イ ッ チ	OUTPUT LEVEL	02
	VH395500	DIN Jack	5P YKF51-50	D I N ジャ ッ ク	MIDI IN	02
	VB312600	Phone Jack	YKB21-5012 BL	ホ ー ン ジャ ッ ク		02
	LB202710	Connector	2MM DC HEC0009	電 源 コ ネ ク タ	DC 12V IN	02
	VE338400	Lithium Battery	CR2032	リ チ ュ ウ ム 電 池		03
*	VK397300	LED Display	SL5302	L E D デ ィ ス プ レ イ		09
	VH486400	Angle, Sub		サ ブ 金 具		03
	BA808520	Heat Sink	T220M 25L	ヒ ー ト シ ン ク		03
*	VK346200	Bracket, LED		L E D 押 え		
		Cord	4P 200L	束 線	CN101 - CN102	
	ED330086	Bind Head Screw	3.0X8 FCM3BL	バ イ ン ド 小 ネ ジ	2pcs	01
	EV413036	Toothed Lock Washer	A 3.0 FCM3BL	歯 付 座 金 内 歯 形	2pcs	01

EMP100

OVERALL CIRCUIT DIAGRAM (総回路図)



- Notes:
- IC101-103, 105, 107, 108: RC4558DV (IC001390) OP AMP, MAX9801 (XG278A00) ADC, PCM66P (XG278A00) DAC, LM7805CT (XG198A00) 5V 1A REGULATOR, NUM78050FA (XG706001) 5V REGULATOR, HD63803VP-N (XD245A00) CPU, HD63800P (IG147300) ACIA, IC202: LC3844L-12 (XG517A00) SYSTEM RESET, IC203: S174HC14N (IR001450) INVERTER (X439C00) EPROM, IC205: LC32007B-331 (XG280A00) GATE ARRAY YMPX, YS5208 (X818A00) DSPN, TC51832PL-10 (XC628A00) PSRAM 256K, IC208, 210.
 - Photo Coupler PC201: PC-900V (VG181900)
 - Transistor: Q101, 103, 107, 201, 202, 204-214: 2SC1815 Y (IC181520), Q102, 104, 108, 109, 203: 2SA1015 Y (IA101520), Q105, 106: 2SC2878 A, B (IC287800), Q115-218: 2SC1213A C, D (IC121310)
 - Diode: D101-103, 201, 202: 1SS133 (F003450) D104: 11ES4 (VB461900)
 - Zener Diode: ZD101: MTZ15.1B 9.1V (IA095600)
 - LED: LED201-208: LN242RP RE (VA262300)
 - Resistor Array: RM201, 203-205: RGL68X103J (VF771900) 10K x 4, RGL64X103J (VF773500) 10K x 8, RM202: RGL68X103J (VF771900) 10K x 4
 - Variable Resistor: VR101: A10K RK11K112 (VH396400) INPUT LEVEL
 - Electrolytic Cap: C141: 1000µF 10V (UJ728100), C145: 2200µF 16V (UJ739220)
 - Semiconductive Cera. Cap: C108, 117-119, 121, 123, 143, 144, 146, 201, 202, 203-209, 211, 213, 216, 218, 219: 0.1µF 25V Z (VC694800)
 - Coil: L1-103, 201-204: FL5R2000NT 20µH (VB835000)
 - LC Filter: LFP101, 102: LFP-25 20KHz (VH408900)
 - EMI Filter: EM1101-103, 201: LS MT Y223N 0.022 (F2006970)
 - Ceramic Resonator: X201: 4.0MHz K8R-4MS (VE755200), X202: 22.5792MHz (VH409300)
 - Push Switch: SW102: SPUL19 (VF156700) POWER, SW201-208: SKITLA (VK396700)
 - Slide Switch: SW101: HSW0273-01-220 (VE028200) OUTPUT LEVEL
 - DIN Jack: JK201: 5P YKF51-50 (VH395500) MIDI IN
 - Phone Jack: JK101-103, 202, 203: YKB21-5012 BL (VB312600)
 - DC IN Connector: JK104: 2MM DC HEC0009 (LB202710) DC 12V IN
 - Lithium Battery: B201: CR2032 (VE338400)
 - LED Display: SL5302 (VK397300)
 - Wire Harness: CN101-CN102: 4P 20QL 8&B



Waveforms A through D are observed when a sine wave of 1kHz is applied to the INPUT connector. (BYPASS sw : ON)

①~④はINPUTに1kHzの正弦波を入力した時に得られる各点の波形です (BYPASS SW:ON)